

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-234972

(43)公開日 平成5年(1993)9月10日

(51)Int.Cl.⁵

H01L 21/304

識別記号

331

片内整理番号

8728-4M

F I

技術表示箇所

321 A

8728-4M

審査請求 未請求 請求項の数1(全 3 頁)

(21)出願番号

特願平4-36555

(22)出願日

平成4年(1992)2月24日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 松本 義宏

東京都港区芝五丁目7番1号日本電気株式会社内

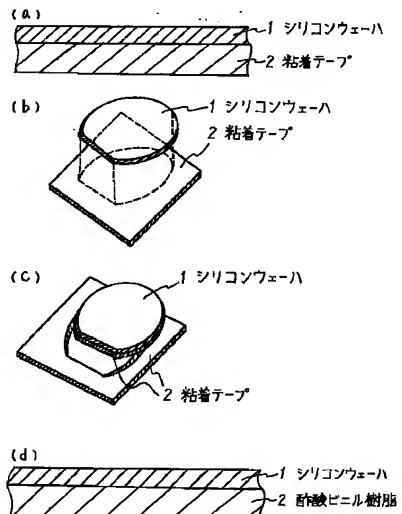
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【構成】シリコンウェーハ1の裏面に補強用の粘着テープ2を貼り付けるか、または酢酸ビニル樹脂3を塗布する。

【効果】搬送中および装置内での裏面研削済みウェーハの割れや欠けを減らすことができる。



【特許請求の範囲】

【請求項1】 素子が表面に形成された裏面研削済みのシリコンウェーハの裏面に、粘着テープを貼り付けるか、または樹脂を塗布することにより、前記シリコンウェーハの割れおよび欠けを防止する半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体装置の製造方法に関し、特に裏面研削済みのシリコンウェーハの割れおよび欠けを防止する方法に関するものである。

【0002】

【従来の技術】素子形成工程が終了したシリコンウェーハは、拡散・電極形成・表面保護膜形成のあと前工程の最後で裏面を研削し、厚さが揃えられる。

【0003】リードフレームとの密着性を高めるため、蒸着またはスパッタによって裏面に金を含む金属膜を形成することもある。

【0004】このウェーハ仕上げ厚さは485 μ mから、400 μ mを経て350 μ mと、次第に薄くなる傾向にある。

【0005】

【発明が解決しようとする課題】パッケージ（容器）の薄型化への要請に応じて、ウェーハ仕上げ厚さは485 μ mから、400 μ mを経て350 μ mに、次第に薄くなっている。

【0006】これは①ボンディングワイヤのループを低くする。②モールド樹脂に占めるチップ（ダイ）の堆積を減らすことにより耐湿性が向上する。③チップが樹脂に与える歪が低減する。④熱によるストレスを緩和する。などの効果がある。

【0007】しかしウェーハが薄くなると、ウェーハ搬送中や後工程のハンドリングでウェーハが割れて歩留が低下するという問題があった。

【0008】

【課題を解決するための手段】本発明の半導体装置の製造方法は、素子が表面に形成された裏面研削済みのシリコンウェーハの裏面に、粘着テープを貼り付けるか、または樹脂を塗布することにより、前記シリコンウェーハの割れおよび欠けを防止するものである。

【0009】

【実施例】本発明の第1の実施例について、図1（a）

の断面図と、図1（b）および（c）の斜視図とを参照して説明する。

【0010】はじめに図1（b）に示すように、素子が表面に形成されたシリコンウェーハ1の裏面を研削して厚さ300 μ mに仕上げたのち、裏面に厚さ500 μ mの粘着テープ1を貼り合わせて、図1（a）に示す断面構造を得る。

【0011】つぎに図1（c）に示すように、ウェーハ1の外周に沿って粘着テープ2を切り取る。

【0012】ここで粘着テープ2として、オオクラ商事が取り扱っている「エレクトロンテープ（エレクトロンテープ）TYPE TR-7」を用いた。

【0013】つぎに本発明の第2の実施例について、図1（d）に示すように素子が表面に形成されたシリコンウェーハ1の裏面を研削して厚さ300 μ mに仕上げたのち、裏面に酢酸ビニル樹脂3を回転塗布してから乾燥させる。

【0014】シリコンウェーハ1の裏面に粘着テープ2または酢酸ビニル樹脂3を付けたまま、ウェーハ選別、ダイシングを行なったのち、細分されたチップをアセトンなどの有機系溶剤に浸して剥離することができる。

【0015】

【発明の効果】素子が表面に形成されたシリコンウェーハの裏面を研削したのち、裏面に粘着テープを貼るか、または樹脂を回転塗布することにより、ウェーハの割れや欠けを減らすことができる。

【0016】たとえばウェーハが割れても、粘着テープまたは裏面樹脂により、ウェーハの形状が保持できるので、ウェーハ状態で選別やダイシングができる。

【0017】したがって製造装置の仕様を変更することなく、ウェーハをより薄く研削することが可能になった。

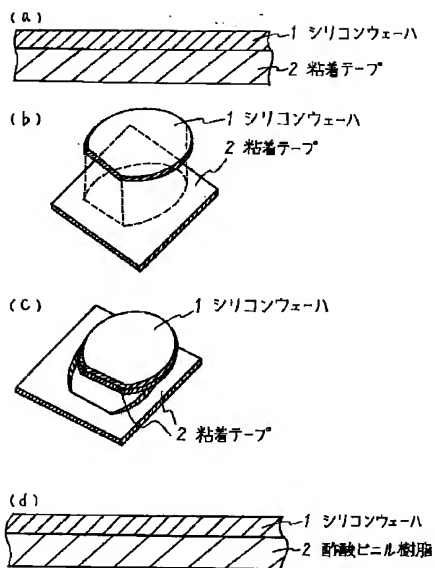
【図面の簡単な説明】

【図1】（a）は本発明の第1の実施例を示す断面図である。（b）および（c）は（a）の製造方法を示す斜視図である。（d）は本発明の第2の実施例を示す断面図である。

【符号の説明】

- 1 シリコンウェーハ
- 2 エレクトロンテープ
- 3 酢酸ビニル樹脂

【図1】



PAT-NO: JP405234972A
DOCUMENT-IDENTIFIER: JP 05234972 A
TITLE: MANUFACTURE OF
SEMICONDUCTOR DEVICE
PUBN-DATE: September 10, 1993

INVENTOR-INFORMATION:

NAME	COUNTRY
MATSUMOTO, YOSHIHIRO	

ASSIGNEE-INFORMATION:

NAME	COUNTRY
NEC CORP	N/A

APPL-NO: JP04036555
APPL-DATE: February 24, 1992

INT-CL (IPC): H01L021/304 , H01L021/304

US-CL-CURRENT: 438/694

ABSTRACT:

PURPOSE: To prevent the cracking and chipping of a silicon wafer on the front surface of which an element is formed by sticking an adhesive tape or applying a resin to the rear surface of the silicon wafer after the rear surface is ground.

CONSTITUTION: After finishing a silicon wafer 1 on the front surface on which an element is formed to, for example, a thickness of 300 μ m by grinding the rear surface of the wafer 1, an adhesive tape

2 having a thickness of $500\ \mu\text{m}$ is stuck to the rear surface of the wafer 1. Then the tape 2 is cut off along the outer periphery of the wafer 1. As a result, the cracking and chipping of the wafer 1 can be prevented.

COPYRIGHT: (C)1993,JPO&Japio